

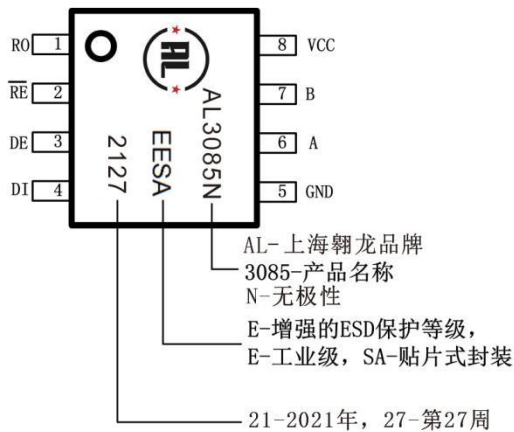
产品介绍

AL3085N 是 5V、半双工、具有自适应总线极性，±15kV ESD 保护的 RS-485/RS-422 收发器电路，电路内部包含一路驱动器和一路接收器，以及总线极性自适应电路。

AL3085N 具有增强的摆率限制，有助于降低输出 EMI 以及不匹配的终端连接引起的反射，实现 500kbps 的无误码数据传输。

AL3085N 芯片接收器输入阻抗为 1/8 单位负载，允许多达 256 个收发器挂载在总线上，实现半双工通信。所有驱动器输出提供±15kV 人体模式 ESD 保护，采用 8 脚 SO 封装，工作于-40℃至+125℃温度范围。

印章信息



RS485 通讯接口芯片

AL3085N 

**5V 总线极性自适应 500Kbps
RS485 通讯接口芯片**



8-pin SOP 封装

产品特征

- 5V 电源电压
- 自适应总线极性
- 增强摆率限制有助于降低输出 EMI 以及不匹配的终端连接引起的反射，实现 500kbps 的无误码数据传输
- 通信端口提供±15kV 人体模式 ESD 保护
- Fail-safe 功能
- 具有 1/8 单位负载，多达 256 个收发器可挂载在同一总线上
- 采用 8 脚 SO 封装

应用

- 隔离型 RS-485 接口
- 电表
- 工业控制
- 工业电机驱动
- 自动 HVAC 系统

AL3085N

RS485 通讯接口芯片

表 1: AL3085N 电性能

(VCC = +5V ± 5%，除非特殊说明，典型值为 VCC = +5V，环境温度为 +25°C.)

参数	符号	条件	最小	典型	最大	单位
驱动器						
差分驱动输出(无负载)	VOD1	图 1, (注 1)		5		伏
差分驱动输出	VOD2	图 1, R=50Ω (RS-422)	2.0			伏
		图 1, R=27Ω (RS-485)	1.5			
差分输出幅值变化 (注 2)	ΔVOD	图 1, R =50ΩorR=27Ω			0.2	伏
驱动器输出共模电平	VOC	图 1, R=50ΩorR=27Ω	1		3	伏
驱动器输出共模电平变化	ΔVOC	图 1, R=50ΩorR=27Ω			0.2	伏
输入高电平	VIH1	DE, DI, \overline{RE}	2.0			伏
输入低电平	VIL1	DE, DI, \overline{RE}			0.8	伏
DI 输入迟滞	VHYS			100		毫伏
输入电流	IIN1	DE, DI, \overline{RE}			±2	微安
输入电流 (X1 与 X2)	IIN4	DE = GND, VCC=GNDor5.25V	VIN=12V		125	微安
			VIN=-7V	-75		
驱动器输出短路电流	IOD1	$-7V \leq V_{OUT} \leq V_{CC}$	-100			毫安
		$0V \leq V_{OUT} \leq 12V$			100	毫安
		$0V \leq V_{OUT} \leq V_{CC}$	±25			毫安
接收器						
接收器差分输入阈值电压	VTH	$-7V \leq V_{CM} \leq +12V$	-100		+100	毫伏
接收器差分输入阈值电压迟滞	ΔVTH			60		毫伏
接收器输出高电平	VOH	I _O = -4mA, V _{ID} = 1V	4			伏
接收器输出低电平	VOL	I _O = 4mA, V _{ID} = -1V			0.4	伏
接收器输出高阻态漏电流	IOZR	$0.4V \leq V_O \leq 2.4V$			±1	微安
接收器输入阻抗	RIN	$-7V \leq V_{CM} \leq +12V$	96			千欧姆

AL3085N

RS485 通讯接口芯片

接收器输出短路电流	IOSR	$0V \leq V_{RO} \leq V_{CC}$	± 7		± 95	毫安	
供电电流							
静态供电电流	ICC	No load,	DE=VCC		480	600	微安
		$\overline{RE} = DI = GND$ or V_{CC}	DE=GND		420	600	
关断电流	ISHDN	$DE = GND, \overline{RE} = V_{CC}$			1.8	10	微安
静态保护特性							
静电保护 (X1管脚, X2管脚)		接触放电模型		± 12			千伏
		IEC 61000-4-2					
静电保护 (其他管脚)		人体模型		± 15			千伏
		人体模型					
自适应极性判断时间							
自适应极性判断时间	Ta	DE=0, RE=0, RO=0			65		毫秒

注 1: 所有的流入器件的电流为正, 流出器件的电流为负; 如无特殊说明, 所有电压以地为参考点。

注 2: ΔV_{OD} 和 ΔV_{OC} 是当 DI 改变状态时 V_{OD} 和 V_{OC} 的各自变化量。

注 3: 所列示图以 X1 表示 A 端口, X2 表示 B 端口, 反之亦然。

表 2: AL3085N 开关特性

($V_{CC} = +5V \pm 5\%$, 除非特殊说明, 典型值为 $V_{CC} = +5V$, 环境温度为 $+25^{\circ}C$.)

参数	符号	条件	最小	典型	最大	单位
驱动器输入输出延时	tDPLH	图 3 和 5, RDIF=54 欧姆, CL=54pF	250	720	1000	纳秒
	tDPHL		250	720	1000	
驱动器输入输出延时之差	tDSKEW	图 3 和 5, RDIF=54 欧姆, CL1=CL2=100pF		-3	± 100	纳秒
驱动器上升、下降时间	tDR, tDF	图 3 和 5, RDIF=54 欧姆, CL1=CL2=100pF	400	700	1200	纳秒
最大速率	fMAX			500		kbps
驱动器使能到输出为高电平	tDZH	图 4 和 6, CL=100pF, S2 关断			2500	纳秒
驱动器使能到输出为低电平	tDZL	图 4 和 6, CL=100pF, S1 关断			2500	纳秒
驱动器从输出低到关断时间	tDLZ	图 4 和 6, CL=15pF, S1 关断			500	纳秒
驱动器从输出高到关断时间	tDHZ	图 4 和 6, CL=15pF, S2 关断			500	纳秒
接收器输入输出延时	tRPLH	图7和9; $ VID \geq 2.0V$; VID上升下降时间小于15纳秒		125		纳秒
	tRPHL			250		
$ tRPLH - tRPHL $ 接收器输入输出延时之差	tRSKD	图7和9; $ VID \geq 2.0V$; VID上升下降时间小于15纳秒		10	± 50	纳秒
接收器使能到输出低	tRZL	图 2 和 8, CL= 100pF, S1 关断		20	120	纳秒
接收器使能到输出高	tRZH	图 2 和 8, CL=100pF, S2 关断		20	120	纳秒
接收器从输出高到关断	tRZL	图 2 和 8, CL=100pF, S1 关断		20	120	纳秒
接收器从输出低到关断	tRHZ	图 2 和 8, CL=100pF, S2 关断		20	120	纳秒

AL3085N

RS485 通讯接口芯片

芯片关断时间	tSHDN	(注 4)	50	200	600	纳秒
从芯片关断到驱动器使能, 到输出为高电平	tDZH (SHDN)	图 4 和 6, CL=15pF, S2 关断			4500	纳秒
从芯片关断到驱动器使能, 到输出为低电平	tDZL (SHDN)	图 4 和 6, CL=15pF, S1 关断			4500	纳秒
从芯片关断到接收器使能, 到输出为高电平	tRZH (SHDN)	图 2 和 8, CL=100pF, S2 关断			3500	纳秒
从芯片关断到接收器使能, 到输出为低电平	tRZL (SHDN)	图 2 和 8, CL=100pF, S1 关断			3500	纳秒

注 4: 当 RE = 1, DE = 0 时, AL3085N 进入关断状态。如果这个状态维持时间小于 50 纳秒, 则芯片不会进入关断状态。如果这个状态维持时间超过 600 纳秒, 芯片确保进入关断状态。

测试电路图

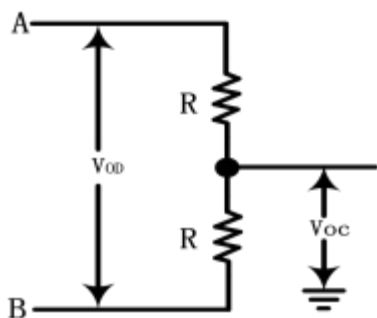


图 1 驱动器直流特性测试负载

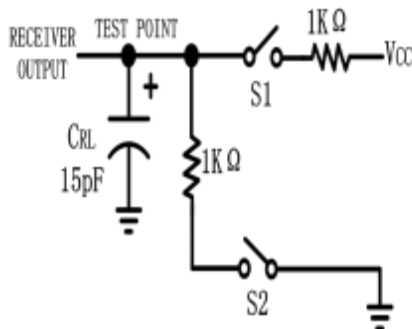


图 2 接收器使能/关断 开关特性测试负载

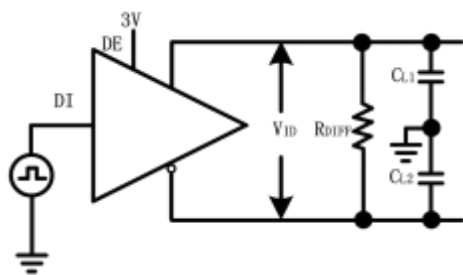


图 3 驱动器开关特性测试电路

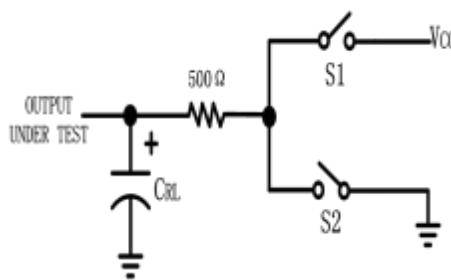


图 4 驱动器使能/关断 开关特性测试负载

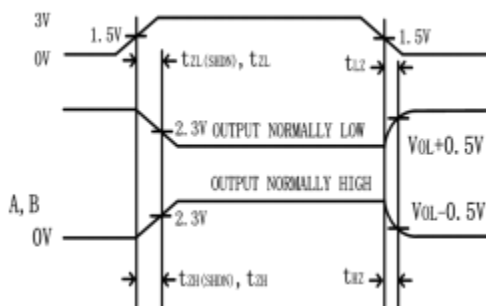
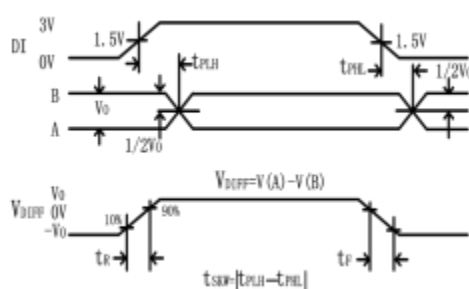


图 5 驱动器传输延时

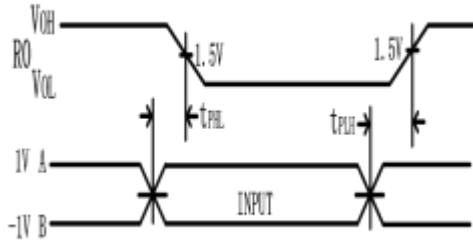


图 7 接收器传输延时

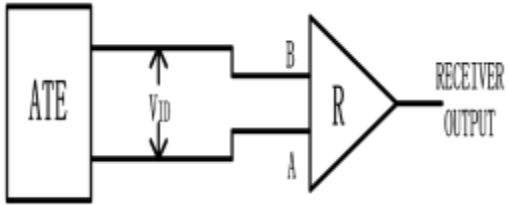


图 9 接收器传输延时测试电路

图 6 驱动器使能/关断时序

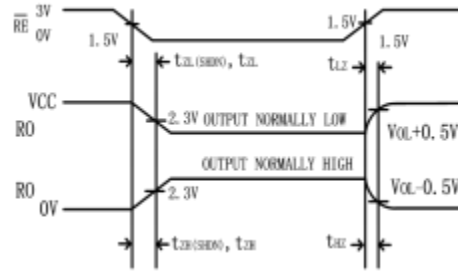


图 8 接收器使能/关断时序

自适应极性功能

AL3085N具有自适应极性选择功能，将根据总线上的A线和B线的电平值自动将X1和X2管脚与总线匹配，保证极性一致。在组网时，可以将AL3085N的X1与X2与两条总线分别相连而不需考虑芯片极性是否与总线极性相匹配。在实际应用过程中，自适应极性原理如下：

首先AL3085N的DE管脚和RE管脚置低电平，关断驱动器，使能接收器。芯片上电，分别给总线的A线和B线置位为高电平和低电平，大于极性判断时间即可，这样AL3085N与总线A相连的端口经过芯片内部电路判断为传统485芯片的A端口，与总线B相连的端口经过芯片内部电路判断为传统485芯片的B端口。然后AL3085N组成的网络极性判断完毕，可以开始正常通讯。

总线的A线和B线的高、低电平至少可以通过两种方式实现，一是用专门的驱动电路将总线首先驱动到A线高电平、B线低电平，保持大于极性判断时间即可，并开始通讯；另一种是通过上拉、下拉电阻实现，总线的A线通过上拉电阻到电源，B线通过下拉电阻到地。在实际使用中，采用上拉、下拉电阻方式比较方便，可以不需要额外的控制即可保证总线极性自适应功能实现。

AL3085N 的最大通讯速率为 500Kbps，最小通讯速率为 50bps。

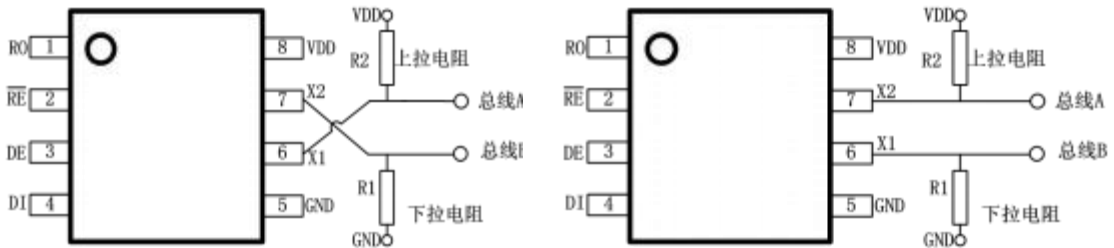


图10 a) X1接A总线，X2接B总线

b) X1接B总线，X2接A总线

当AL3085N按照图10 a)方式接到总线，将DE与RE置位低电平。芯片上电后，首先默认X1端口为传统485芯片的A端口，X2端口为传统485芯片的B端口，RO输出为高电平，并且经过内部极性判断逻辑判断后，RO仍旧保持高电平，确认芯片接口管脚X1、X2极性与总线极性保持一致，芯片极性与上电后默认极性相一致。

当AL3085N按照图10 b)方式接到总线，将DE与RE置位低电平。芯片上电后，首先还是默认X1为传统485的A端口，X2为传统485的B端口。这样RO输出为低电平，经过内部极性判断逻辑判断后，将X1判断为接收器的反向端(即传统485芯片的B端口)，X2判断为接收器的同相端(即传统485芯片的A端口)，判断结束后RO输出变为高电平。这样保证了AL3085N芯片的接口极性与总线极性一致。

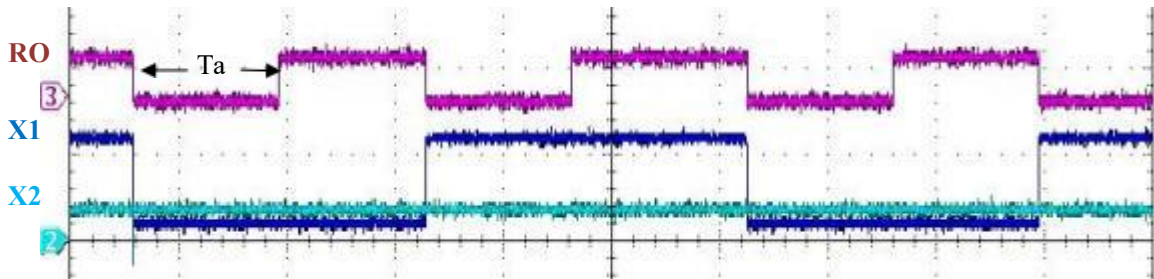


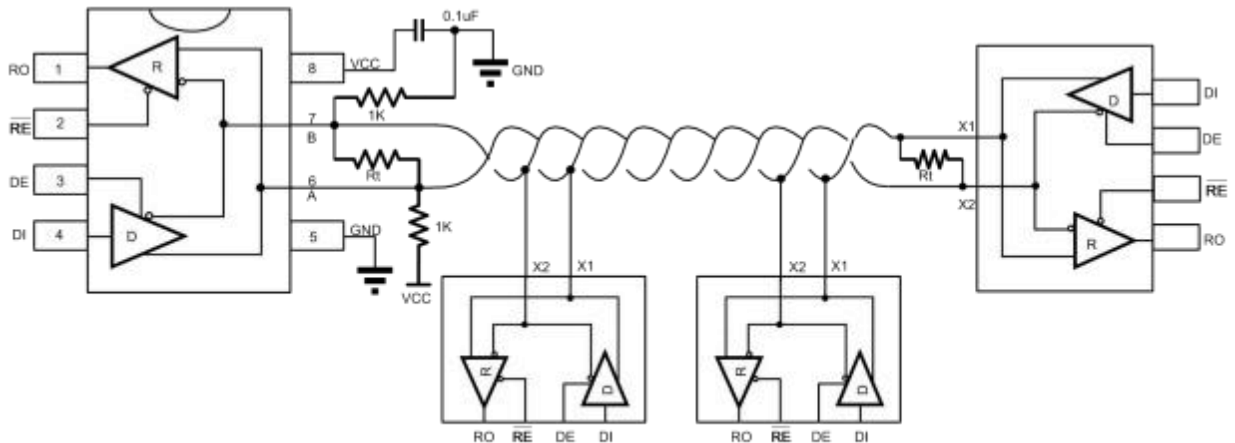
图 11 极性自适应测试波形

图11为图10b)接法测试波形，当X1保持比X2低极性判断Ta时间后，RO从低电平变为高电平，AL3085N将X1端口判断为传统485芯片的B端口，将X2端口判断为传统485芯片的A端口；保证芯片极性与总线极性一致。

AL3085N

RS485 通讯接口芯片

AL3085N 外围参考电路:



Rt 为特征匹配阻抗，典型值为 120Ω

图 12 AL3085N 和 RS-485 典型的半双工工作电路

表 3: AL3085N 引脚定义

管脚	名称	功能
1	RO	接收器输出，接收器使能时，极性判断完成后，若 $V(A)-V(B)>100mV$ ，RO 输出高电平；若 $V(A)-V(B)<-100mV$ ，RO 输出低电平。其中 A 与 B 为极性判断完成后芯片的同相和反相端。
2	\overline{RE}	接收器输出使能，RE 接低电平时 RO 输出有效；RE 接高电平时，接收器关断。RE 为高电平，DE 为低电平，整个芯片处于关断状态。
3	DE	驱动器输出使能，DE 置为高电平时，驱动器使能；DE 置为低电平时，驱动器关断，驱动器输出为高阻态。RE 为高电平，DE 为低电平，整个芯片处于关断状态。
4	DI	驱动器输入，DI 为低电平时强制同相输出为低电平，反相输出为高电平；DI 为高电平时强制同相输出为高电平，反相输出为低电平。
5	GND	地
6	X1	总线接口，根据总线状态判断该端口为 A 端口或者 B 端口，X1、X2 一个为 A 端口，另一个为 B 端口，芯片上电后首先默认该端口为 A 端口
7	X2	总线接口，根据总线状态判断该端口为 A 端口或者 B 端口，X1、X2 一个为 A 端口，另一个为 B 端口，芯片上电后首先默认该端口为 B 端口
8	V _{cc}	正电源，采用一只 0.1µF 电容旁路 V _{cc} 至 GND

表 4: AL3085N 真值表

(取决于判断 X1 与 X2 哪个为 A 端口，另一个为 B 端口)

发射				
输入			输出	
\overline{RE}	DE	DI	X2 (X1)	X1 (X2)
X	1	1	0	1
X	1	0	1	0
0	0	X	高阻	高阻
1	0	X	关断	

AL3085N

RS485 通讯接口芯片

接收			
I 输入			输出
\overline{RE}	DE	X1-X2 (X2-X1)	RO
0	X	$\geq 0.1V$	1
0	X	$\leq -0.1V$	0
0	X	Open/shorted	1
1	1	X	高阻
1	0	X	关断

表 5: AL3085N 最大工作条件范围 (注 1)

特性	符号	最小限定值	典型值	最大限定值	单位
最大工作电压	V_{CC}			7	V
逻辑脚电压	DE, \overline{RE} , DI, RO	-0.3		7	V
总线脚电压	A, B	-8		13	°C
存储温度	T_{STG}	-65		+150	°C
最高结温	T_J			+150	°C
ESD-HBM	ESD-HBM	2000			V

注 1: 工作条件超过以上任何一个限制都可能导致器件的永久性损坏。

表 6: AL3085N 推荐工作条件范围 (注 2)

特性	符号	最小限定值	典型值	最大限定值	单位
推荐工作电压	V_{DD}	4.75	5	5.25	V
工作温度	T_A	-40		+125	°C

注 2: 超出推荐工作温度范围下工作可能会导致器件的性能恶化。

警告: 该产品为静电敏感器件, 在贮存、运输、使用过程中需全程采取防静电措施。



ESD sensitive

注意: AL3085N
产品在拿取、装架
以及测试过程中
必须防静电!

联系方式: 13776267687 (微信同号) QQ:18582449 网址: www.along-china.com

总线负载 256 个收发器

标准 RS-485 接收器的输入阻抗为 $12K\Omega$ （1 个单位负载），标准驱动器可最多驱动 32 个单位负载。AL3085N 具有 $1/8$ 单位负载的输入阻抗（ $96K\Omega$ ），允许最多 256 个收发器挂接在同一总线上。这些器件可任意组合，或者与其他 RS485 收发器组合使用，只要总负载不超过 32 个单位负载即可挂接在同一总线。

低功耗关断模式

\overline{RE} 为高电平，DE 为低电平，芯片进入低功耗关断模式。关断电流典型值为 1.8 微安。 RE 和 DE 可以同时驱动，典型工作电流为 $150\mu A$ ；如果 RE 为高电平，DE 为低电平保持时间小于 50 纳秒，芯片不会进入关断模式；如果保持时间超过 600 纳秒，芯片会确保进入关断模式。

驱动器输出保护

两种机理实现过大电流和功耗过大保护。一个是过流保护电路，当正常驱动总线时，由于总线异常导致芯片电流过大时，芯片内部的过流保护电路起作用，来保证驱动电流不会超过一定条件下的设定值。另一个是过温保护，当芯片功耗太大，温度上升时，过温保护电路保证芯片不会损坏。如果芯片进入过温保护状态，驱动器输出为高阻态。

典型应用

AL3085N 应用于双向数据通信的多点网络。图 10 给出了典型的应用网络。为了降低反射，应当在传输线的两端以其特性阻抗进行终端匹配，主干线以外的分支线路的长度应尽可能短。

静电保护

AL3085N 的所有管脚均具有静电泄放保护电路来防止人手触摸或者装配时的 ESD 事件对芯片造成损坏。驱动器的输出和接收器的输入管脚采用增强的 ESD 保护电路，这些管脚可以抵抗 $\pm 15kV$ 的人体模式 ESD 冲击而不会损坏。所有 ESD 保护电路在正常工作时均处于关断状态，并不消耗电流。ESD 事件后，AL3085N 可以保证正常工作，而不会出现闩锁或损坏情况。

ESD 保护性能测试方法有很多种。驱动器的输出和接收器的输入采用如下 ESD 测试方法来衡量 ESD 性能： 1) $\pm 15kV$ 人体模型 2) $\pm 12kV$ IEC61000-4-2 接触放电。

封装尺寸

SOP8 Package Dimension

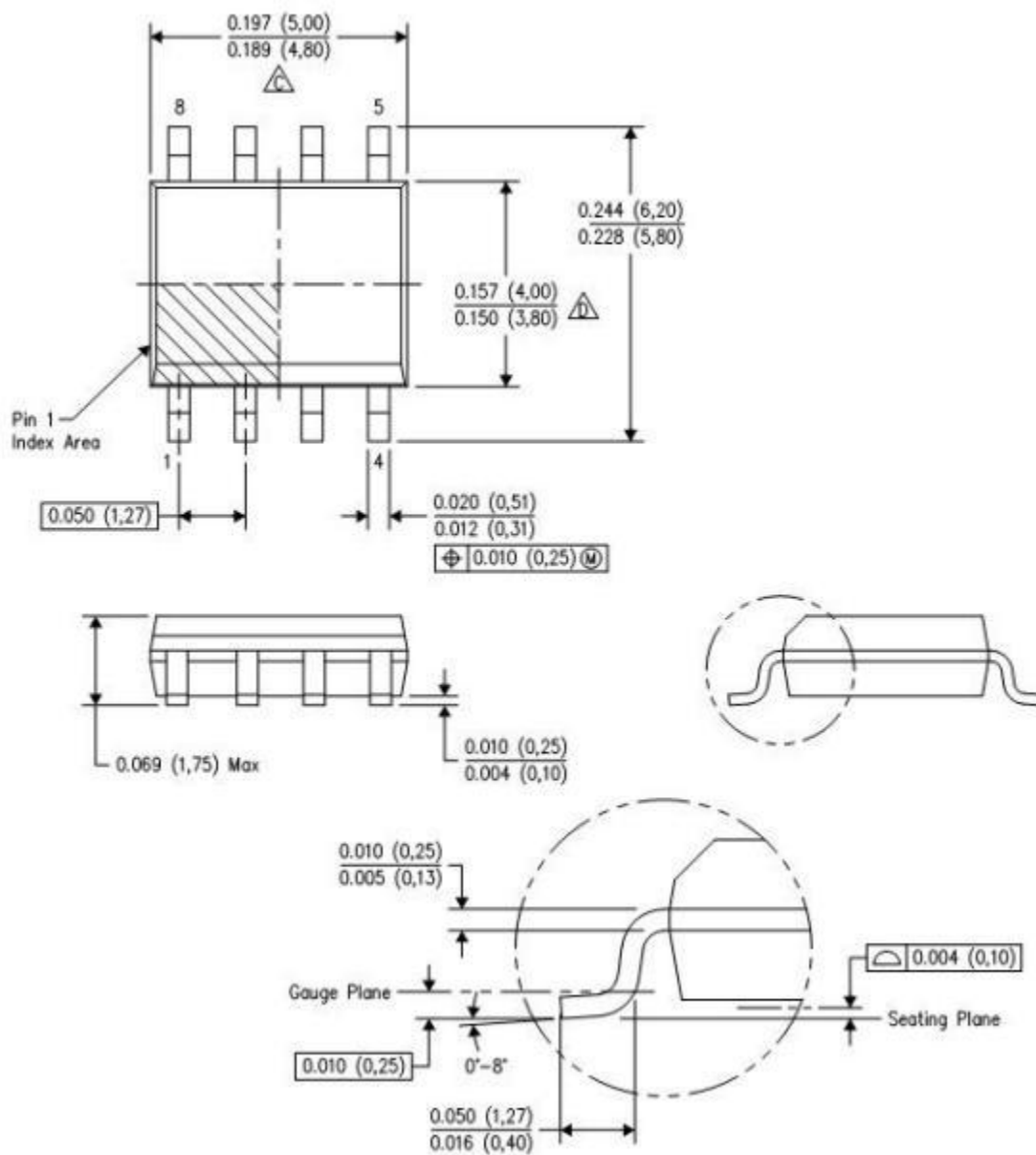


图 11 器件封装信息

包装信息

器件型号	封装形式	卷带数量	卷带尺寸	MSL	是否贴湿敏标签	烘烤时间/小时	烘烤温度
AL3085NEESA	SOP8	2500	13 英寸	3	贴	6	125